



معرفی درس

اصول سیستمهای کامپیوتری جلسه ششم: ادامه مدارات ترتیبی

• فهرست مطالب:

- معرفی مدارات ترتیبی
- جدول و نمودار حالت
- طراحی یک مدار ترتیبی
- ثبات
- ثبات انتقالی
- شمارنده

هدف اصلی این جلسه آشنایی با انواع متداول مدارات ترتیبی است.
این جلسه مطابق با بخشهای ۱-۷ و ۲-۴ و ۲-۵ و ۲-۶ از کتاب مانو است.

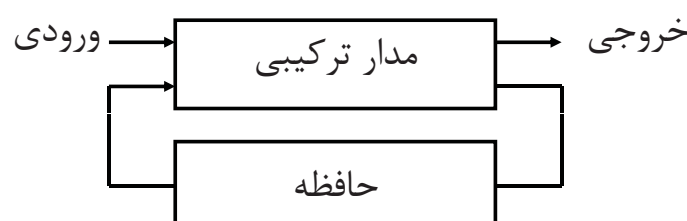
دانشگاه صنعتی
امیرکبیر
پلی تکنیک تهران



مدارات ترتیبی

• مدارات منطقی ترتیبی (Sequential Circuit)

در مدارات ترتیبی در هر لحظه، خروجی علاوه بر ورودی در همان لحظه به ورودیهای قبلی نیز بستگی دارد.
به عبارت دیگر این مدارات حافظه دارند.
به عبارت دیگر، حالت یا وضعیت (state) سیستم نیز در خروجی تاثیر دارد.
وضعیت بعدی مدار نیز بستگی به وضعیت فعلی و ورودی فعلی دارد.



دانشگاه صنعتی
امیرکبیر
پلی تکنیک تهران



انواع مدارات ترتیبی

- مدارات ترتیبی به دو دسته همزمان و غیرهمزمان تقسیم می‌شوند
- مدارات ترتیبی همزمان یا سنکرون (Synchronous)
تغییر حالت مدار توسط یک پالس ساعت هماهنگ می‌شود
- مدارات ترتیبی غیرهمزمان یا آسنکرون (Asynchronous)
با تغییر ورودی مدار، بلافاصله مدار تغییر حالت می‌دهد

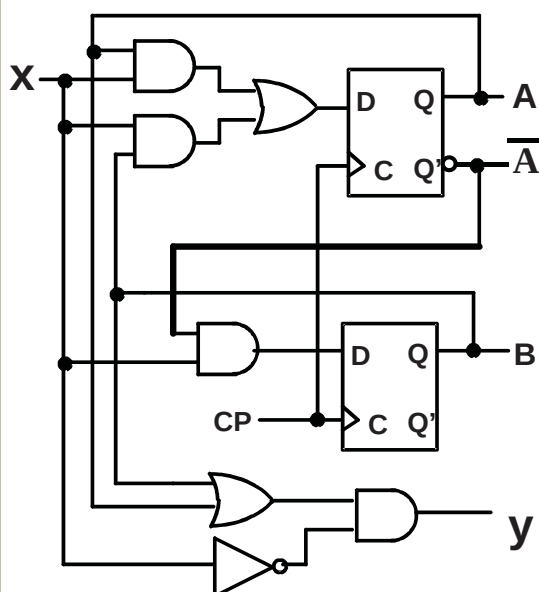
در این درس فقط مدارات همزمان را مطالعه می‌کنیم



مثال برای مدارات ترتیبی (شکل ۱-۲۵ کتاب)

مثالی از یک مدار ترتیبی

(شکل ۱-۲۵ کتاب مانو با کمی تغییر)



ورودی مدار $x(t)$

خروجی مدار $y(t)$

حالات مدار $A(t) B(t)$



مثالی از یک مدار ترتیبی

معادله فلیپ فلاپ A

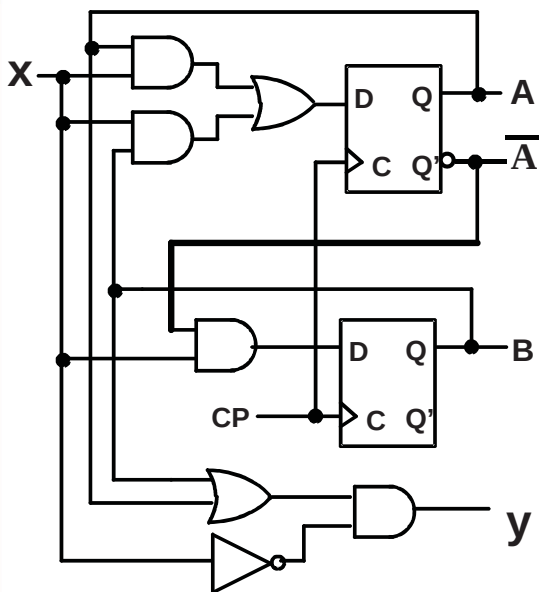
$$A(t+1) = A(t)x(t) + B(t)x(t)$$

معادله فلیپ فلاپ B

$$B(t+1) = \bar{A}(t)x(t)$$

معادله خروجی مدار $y(t)$

$$y(t) = \bar{x}(t)(B(t) + A(t))$$



جدول حالت (State Table)

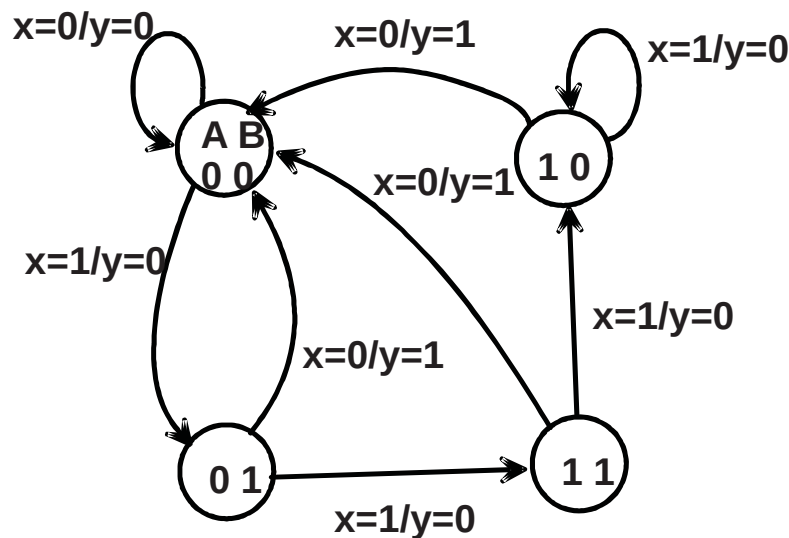
- رفتار یک مدار ترتیبی را می‌توان با جدول حالت نشان داد
- این جدول خروجی مدار و حالت بعدی آن را با توجه به ورودی و حالت فعلی نشان می‌دهد
- جدول حالت مربوط به شکل ۱-۲۵ کتاب

Present State	Input	Next State	Output
A(t) B(t)	x(t)	A(t+1) B(t+1)	y(t)
0 0	0	0 0	0
0 0	1	0 1	0
0 1	0	0 0	1
0 1	1	1 1	0
1 0	0	0 0	1
1 0	1	1 0	0
1 1	0	0 0	1
1 1	1	1 0	0



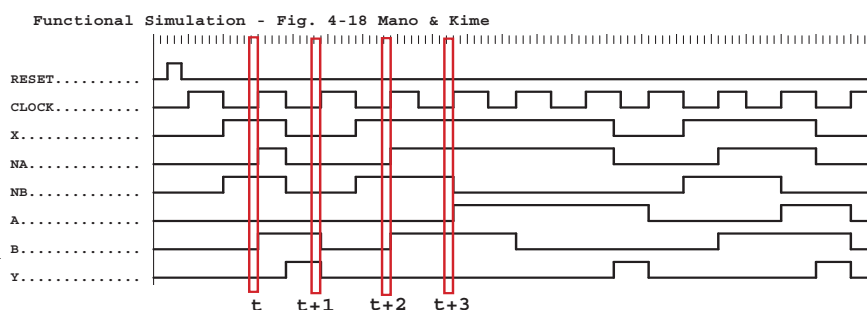
نمودار حالت (State Diagram)

جدول حالت یک مدار ترتیبی را می‌توان با یک نمودار حالت نشان داد
نمودار حالت مربوط به مثال کتاب (شکل ۱-۲۶ کتاب مانو با کمی تغییر)



دیاگرام زمانی یک مدار ترتیبی

عملکرد یک مدار ترتیبی را می‌توان با یک دیاگرام زمانی نشان داد
دیاگرام زمانی مربوط به مدار شکل ۱-۲۵ به صورت زیر است
این مدار در لبه مثبت پالس ساعت تغییر حالت می‌دهد





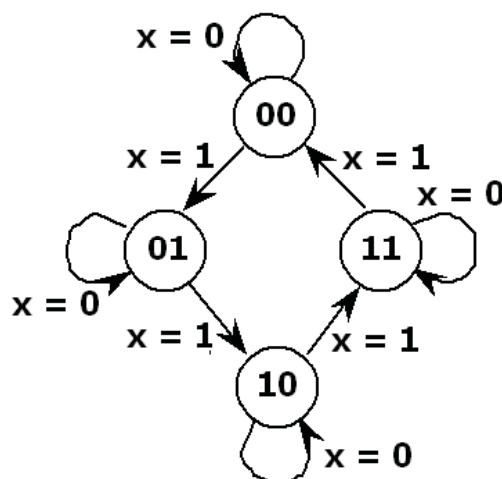
طراحی مدار ترتیبی همزمان

- مراحل طراحی یک مدار ترتیبی همزمان (سنکرون)
 - ۱ - تعریف دقیق مساله
 - ۲ - رسم جدول حالت
 - ۳ - اگر فقط ورودی-خروجی مدار اهمیت دارد، ساده کردن جدول حالت
 - ۴ - تخصیص مقادیر باینری به هر حالت
 - ۵ - تعیین تعداد فلیپ فلاپ مورد نیاز و نام گذاری آنها
 - ۶ - انتخاب نوع فلیپ فلاپ
 - ۷ - تعیین مدارهای تغییر وضعیت و جدول خروجی از روی جدول حالت
 - ۸ - ساده کردن توابع مربوط به ورودی فلیپ فلاپ ها و خروجی مدار
 - ۹ - رسم دیاگرام مدار



مثال طراحی یک شمارنده

به عنوان مثال یک شمارنده دودویی (باینری) دو بیتی را طراحی می کنیم
نمودار حالت این شمارنده به شکل زیر است (شکل ۱-۲۷ کتاب)





مثال طراحی یک شمارنده (ادامه)

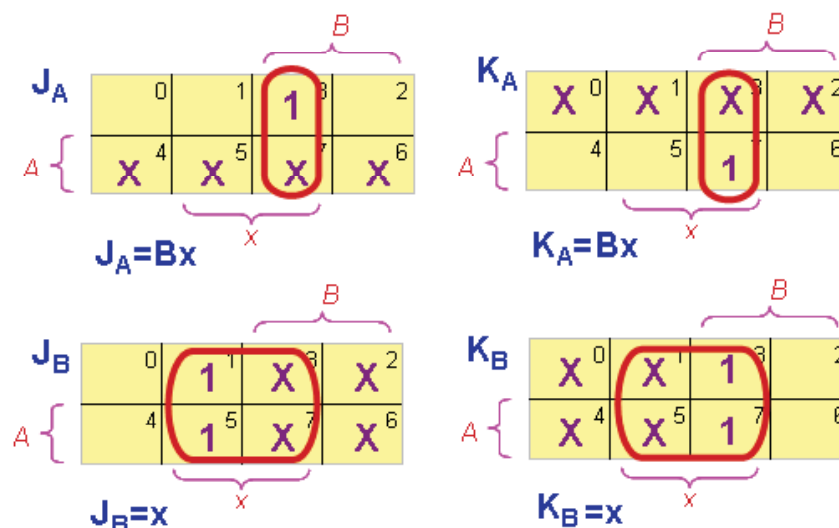
- جدول تحریک این شمارنده برای فلیپ فلاپ JK بصورت زیر است

Present State		Input	Next State		F/F Input Equ.			
A	B	x	A	B	J_A	K_A	J_B	K_B
0	0	0	0	0	0	x	0	x
0	0	1	0	1	0	x	1	x
0	1	0	0	1	0	x	x	0
0	1	1	1	0	1	x	x	1
1	0	0	1	0	x	0	0	x
1	0	1	1	1	x	0	1	x
1	1	0	1	1	x	0	x	0
1	1	1	0	0	x	1	x	1



مثال طراحی یک شمارنده (ادامه)

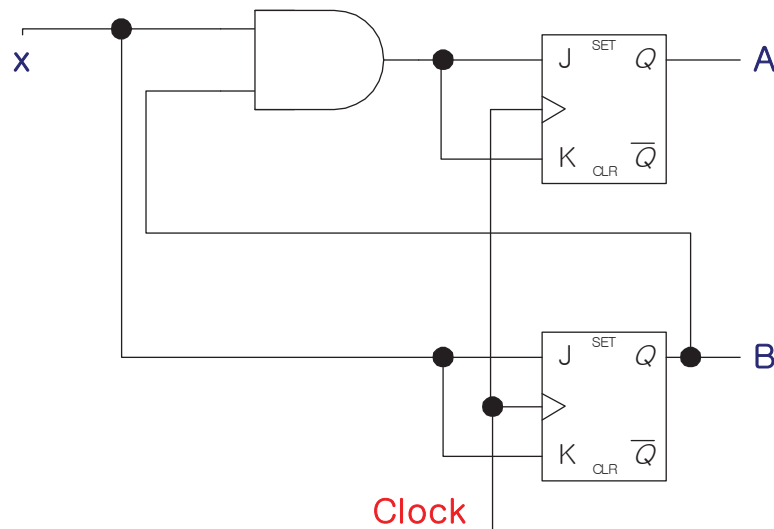
توابع مربوط به ورودی فلیپ فلاپ ها را ساده می کنیم





مثال طراحی یک شمارنده (ادامه)

نمودار منطقی این شمارنده به شکل زیر است (شکل ۱-۲۹ کتاب)



دانشگاه صنعتی
امیرکبیر
پلی تکنیک تهران

14



ثبات (Register)

گروهی از فلیپ فلاپ‌ها که هر فلیپ فلاپ یک بیت اطلاعات را ذخیره می‌کند
مثال - یک ثبات ۴ بیتی (شکل ۲ - ۶ کتاب)

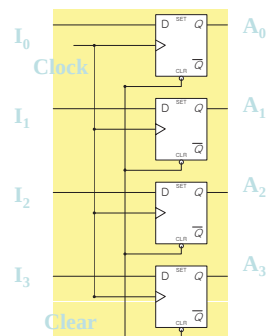


Fig. 2-6 4-bit register

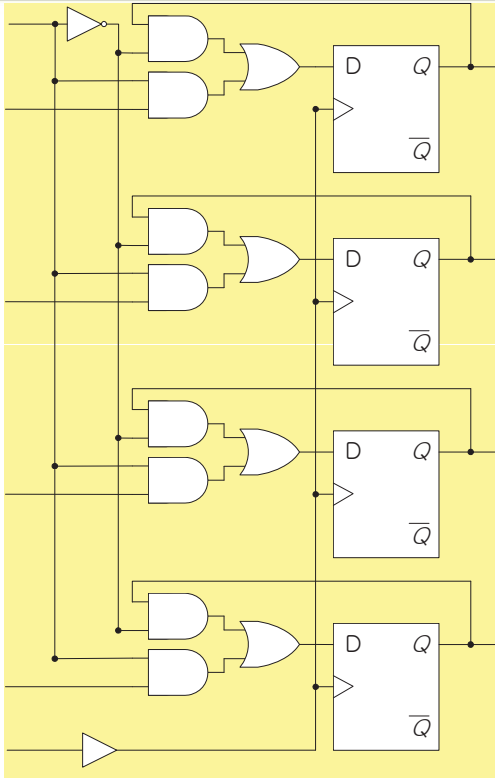
دانشگاه صنعتی
امیرکبیر
پلی تکنیک تهران

15



ثبات با باردهی موازی (Register with parallel load)

- ثبات با امکان باردهی موازی
- مثال - یک ثبات ۴ بیتی با امکان باردهی موازی (شکل ۲ - ۷ کتاب)

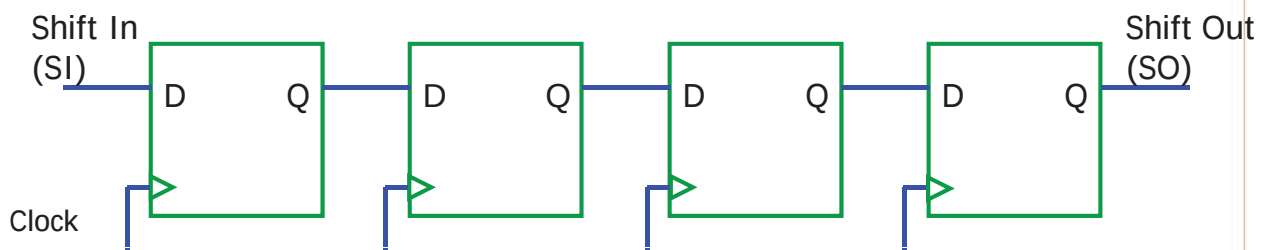


16



ثبات انتقالی (Shift Register)

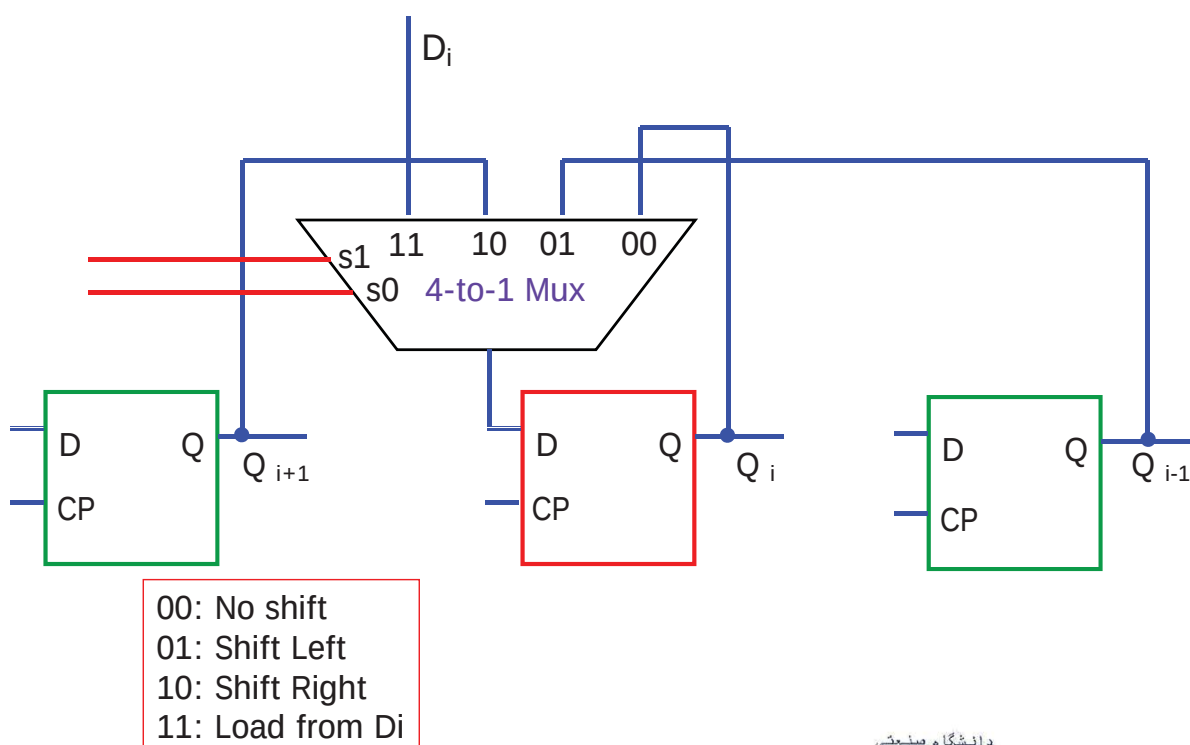
ثباتی که قادر به انتقال اطلاعات به سمت چپ یا راست باشد
مثال - یک ثبات انتقالی ۴ بیتی (شکل ۲ - ۸ کتاب)



17



- ثباتی که قادر به انتقال اطلاعات به سمت چپ و راست باشد و امکان بارشیدن موازی نیز داشته باشد
- در ورودی هر ثبات یک مالتی پلکسر (انتخاب کننده) چهار به یک قرار می گیرد





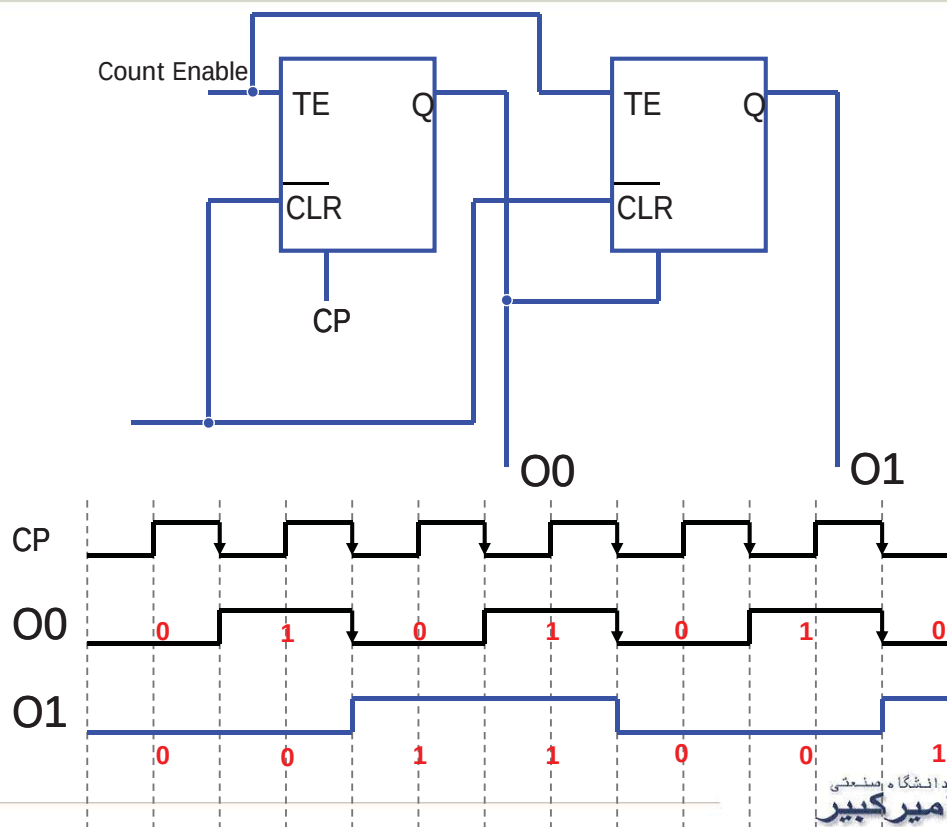
شمارنده دودویی (Binary Counter)

- یک مدار ترتیبی که دنباله‌ای از حالات را تکرار کند
- شمارنده غیر همزمان (Ripple counter)
- شمارنده همزمان یا سنکرون

20



شمارنده غیر همزمان (Ripple counter)

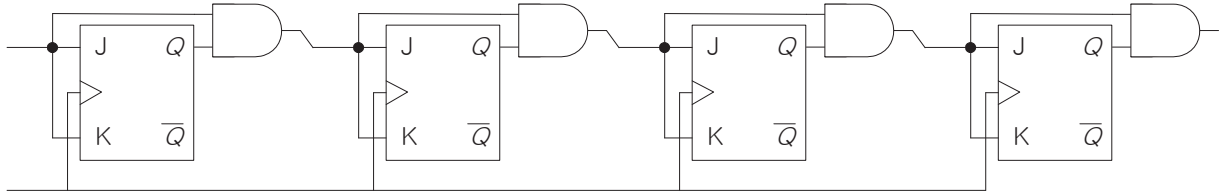


21



شمارنده دودویی (Binary Counter)

- شمارنده همزمان یا سنکرون ۴ بیتی با فلیپ فلاپ JK
- شکل ۲-۱۰ کتاب مانو

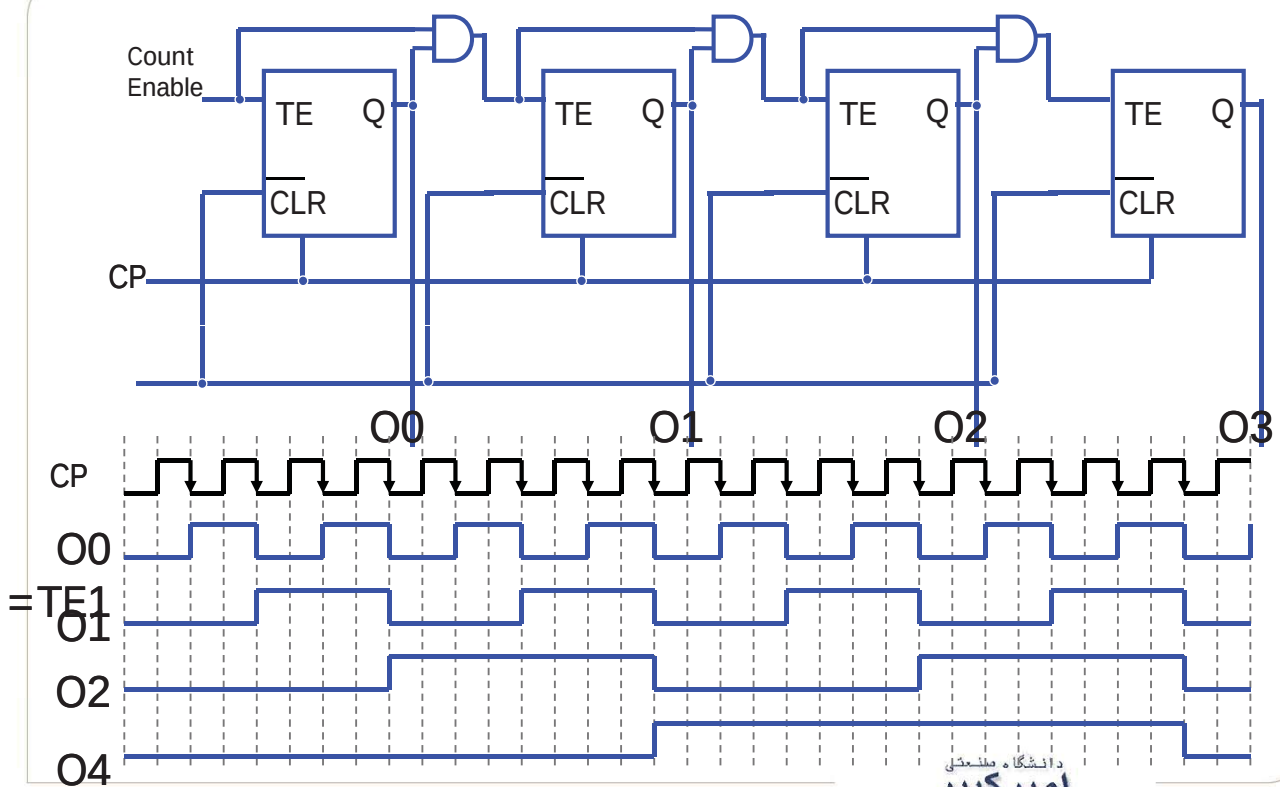


22

دانشگاه صنعتی
امیرکبیر
پلی تکنیک تهران



شمارنده همزمان (Synchronous Counter)

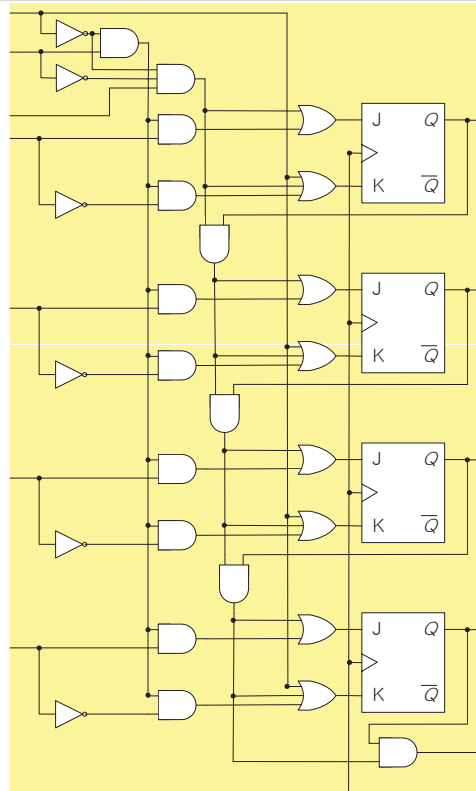


23

دانشگاه صنعتی
امیرکبیر
پلی تکنیک تهران



شمارنده همزمان با امکان باردهی موازی



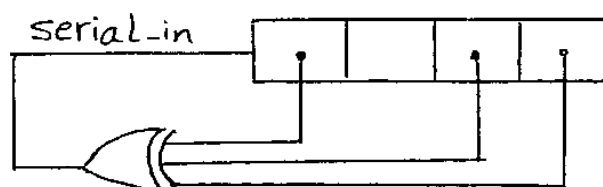
24



خودآزمایی

۱- کنکور کارشناسی ارشد - ۱۳۸۶

۶۲- شکل زیر یک شیفت رجیستر را نشان می‌دهد که در هر clock یک بیت محتوای خود را به راست شیفت می‌دهد. اگر مقدار اولیه این شیفت رجیستر ۰۰۰۱ باشد، دوره تناوب این شیفت رجیستر چند clock cycle است؟



۶ (۱)

۸ (۲)

۱۵ (۳)

۱۶ (۴)

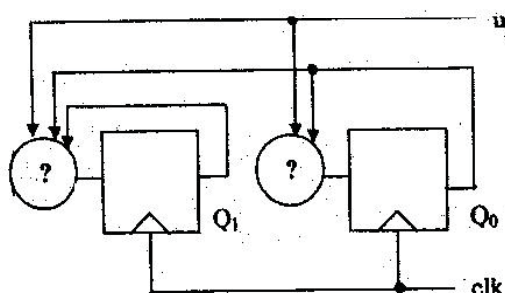
25



خودآزمایی

۲- کنکور کارشناسی ارشد - ۱۳۸۷

۶۸- برای ساخت یک شمارنده باینری up/down با ورودی u برای بالا شمردن و $u = 1$ برای پایین شمردن، دایره‌های نشان داده شده در مدار زیر چه باید باشند؟



$$\begin{aligned} D_1 &= Q_1 \oplus u & D_1 &= \bar{Q}_1 \oplus u \\ D_0 &= Q_0 \oplus u & D_0 &= \bar{Q}_0 \end{aligned} \quad (1)$$

$$\begin{aligned} D_1 &= Q_1 \oplus Q_0 \oplus u & D_1 &= Q_1 \oplus Q_0 \oplus u \\ D_0 &= Q_0 \oplus u & D_0 &= \bar{Q}_0 \end{aligned} \quad (2)$$

26

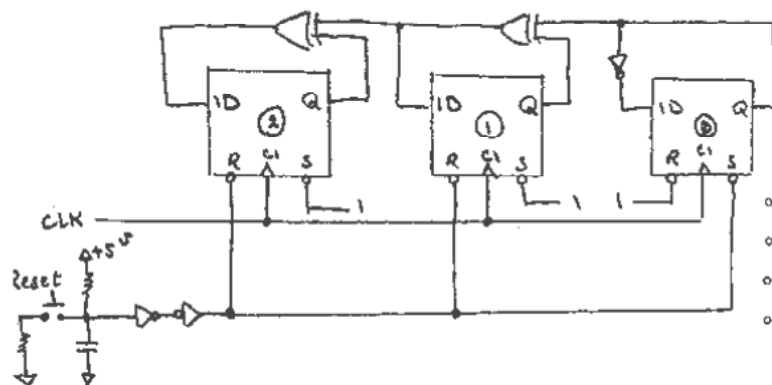
دانشگاه صنعتی
امیرکبیر
پلی فنی و مهندسی تهران



خودآزمایی

۳- کنکور کارشناسی ارشد - ۱۳۸۸

۶۶- در مدار زیر، پس از Reset کامل مدار شمارش به چه گونه است؟ (تمامی اعداد بر اساس $Q_2Q_1Q_0$ می باشد)



$001 \rightarrow 110 \rightarrow 011 \rightarrow 000 \rightarrow 001$ (۱)
 $001 \rightarrow 010 \rightarrow 011 \rightarrow 000 \rightarrow 001$ (۲)
 $000 \rightarrow 001 \rightarrow 110 \rightarrow 011 \rightarrow 000$ (۳)
 $000 \rightarrow 001 \rightarrow 010 \rightarrow 011 \rightarrow 000$ (۴)

27

دانشگاه صنعتی
امیرکبیر
پلی فنی و مهندسی تهران